

marek tomasik

Nowe technologie zastąpią wkrótce magistralę PCI

Skąd ten pęd?

Standard PCI liczy sobie już ponad dziesięć lat. Z upływem czasu stracił na atrakcyjności i wymaga obecnie gruntownej modernizacji, a może nawet zastąpienia zupełnie nowym rozwiązaniem.

Paweł Leśniorowski

Gigahercowy procesor, gigabajtowy dysk, gigabitowa karta sieciowa – wszystkie te urządzenia mają wielki apetyt na dane, w którego zaspokojeniu przeszkadza wąskie gardło magistrali systemowej PCI. Takie podsumowanie jej możliwości może w pierwszej chwili szokować, a przecież nie powinno. Jest to w końcu jeden z niewielu elementów współczesnych pecetów, który w niemal niezmienniej postaci stosowany był już w komputerach klasy 486. Zapewniana przezeń przepustowość 133 MB/s mogła się jeszcze do niedawna wydawać zupełnie wystarczająca, teraz jednak całe dostępne pasmo potrafi wykorzystać np. sam kontroler EIDE. Jest zatem jasne, że nadszedł czas zmian, a użytkownicy komputerów czeka wkrótce kolejna mała rewolucja. Przesiadka – tak, tylko na co i na jak długo?

Podejście ewolucyjne

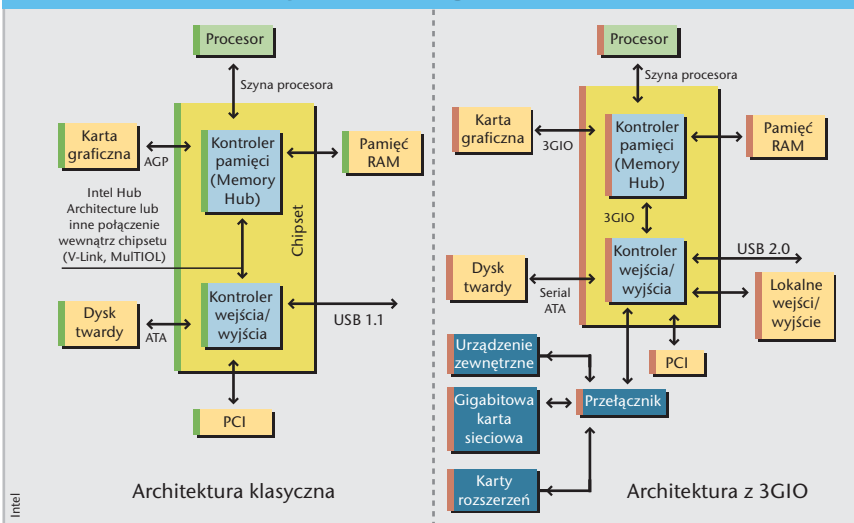
Standardowe złącze PCI umożliwia komunikację z systemem za pośrednictwem 32-bitowej szyny o częstotliwości pracy 33 MHz – stąd wspomniana wcześniej przepustowość.

W wyniku podejmowanych w ostatnich latach prób poszerzenia pasma wprowadzono możliwość pracy z dwukrotnie szybszym

zegarem i z użyciem 64-bitowej magistrali. Niestety, bardzo szybko się okazało, że zaproponowane rozwiązania sprawdzą się tylko w ograniczonym zakresie i na małą skalę. Zmiany poczyniono nieco na siłę, a sposób ich realizacji określić można jedynie jako „podkreślenie” specyfikacji już istniejącego interfejsu, które zdecydowanie utrudniło proces projektowania urządzeń korzystających z jego szybszej wersji.

Winny jest sposób działania szyny PCI, a dokładniej konieczność zdekodowania i rozpoczęcia realizacji przekazywanych nią zleceń natychmiast po ich otrzymaniu, czyli

Architektura klasyczna a magistrala 3GIO



Jak twierdzi firma Intel, tak właśnie będą budowane **NOWE PECETY** już w przyszłym roku. Mowa tu oczywiście o maszynach tworzonych na bazie chipów tejże firmy, bo konkurencja (AMD) w związku z promowaną przez siebie technologią HyperTransport ma, jak na razie inne plany.

Magistrale przyszłości

już przy następnym „tyknięciu” napędzającego magistralę zegara. W przypadku podstawowej prędkości pracy PCI do dyspozycji zleceniobiorcy, czyli urządzenia realizującego zgłoszone żądanie, pozostawało ok. 6 z 30 ns, odpowiadających każdemu cyklowi sygnału taktującego. Zmiana częstotliwości pracy szyny na 66 MHz skróciła ten czas do połowy. Wymusiło to konieczność stosowania znacznie szybszej i droższej „elektroniki”, a także ograniczyło liczbę 66-megahercowych gniazd PCI do dwóch na jeden mostek. Tego typu rozwiązanie jest oczywiście mało satysfakcjonujące, dlatego podjęto pracę nad następcą interfejsu PCI.

Stare po nowemu

Najłatwiej jest oczywiście ulepszać, tak jest też z reguły najtaniej. Nic zatem dziwnego, że „nowa” magistrala systemowa, z którą możemy mieć już wkrótce do czynienia, jest jedynie dopracowaną wersją wymienionych wcześniej, szybszych odmian szyny PCI. PCI-X, bo o niej mowa, jest kompatybilna w dół, nie ma przy tym wielu ograniczeń protoplasty. Rozluźniono przede wszystkim rygor konieczności natychmiastowego reagowania na otrzymane magistralą zlecenie. Obecnie do dyspozycji zleceniobiorcy jest dodatkowy cykl zegara, następujący bezpośrednio po tym, który inicjuje realizowaną transakcję. Oznacza to, że czasu na reakcję jest więcej niż w przypadku pierwotnej wersji PCI – i to nawet przy korzystaniu z maksymalnej dostępnej w PCI-X prędkości pracy szyny (133 MHz). Nie obowiązuje już ograniczenie do dwóch złączy interfejsu, a zaprojektowanie płyty głównej wyposażonej w zestaw czterech lub więcej gniazd nie powinno stanowić problemu. Sprawa komplikuje się nieco podczas pracy z częstotliwością 133 MHz, bo wówczas obsługiwane jest tylko jedno gniazdo, ale mechanizm mostkowania pozwala na łączenie pracujących niezależnie segmentów w jedną, działającą z maksymalną szybkością logiczną szynę.

Wyższa częstotliwość zegara, uzupełniona znaną już 64-bitową wersją magistrali, umożliwiła zwiększenie szerokości pasma do około 1 GB/s. Nie jest to bynajmniej szczyt możliwości, bo w późniejszym terminie przewiduje się wprowadzenie kolejnych wersji PCI-X: PCI-X DDR (Double Data Rate) i PCI-X QDR (Quad Data Rate). Dzięki zastosowaniu technik przesyłania danych, znanych choćby z pamięci RAM, przy identycznym z PCI-X taktowaniu mają one zapewnić

Szerokość pasma magistral a stopień wykorzystania użytej „elektroniki”

» Kto najszybszy?

W porównaniu z PCI, PCI-X i AGP 3GIO cechuje się zdecydowanie najwyższą efektywnością wykorzystania traktów komunikacyjnych. Biorąc pod uwagę znacznie

mniej stopień skomplikowania struktury połączeń, rozwiązanie to jest wręcz rewolucyjne. Ciekawe, jak się sprawdzi w praktyce.

Porównanie przepustowości nowych magistral

Specyfikacja	Szerokość szyny [bit]	Częstotliwość pracy [MHz]	Maksymalna przepustowość [MB/s]
PCI 2.2	32	33	133
PCI 2.2	64	33	266
PCI 2.2	64	66	533
PCI-X 1.0	64	133	1066
PCI-X 2.0 DDR	64	133	2132
PCI-X 2.0 QDR	64	133	4264
HyperTransport	1	200 (DDR)	100
HyperTransport	32	800 (DDR)	6400
3GIO	1	2500 ¹⁾	ok. 200
3GIO	32	2500 ¹⁾	ok. 6400
3GIO	1	10 000 ²⁾	ok. 800
3GIO	32	10 000 ²⁾	ok. 26 000

1) częstotliwość w początkowym okresie rozwoju; 2) docelowa prędkość taktowania

– odpowiednio – dwu- i czterokrotnie większą przepustowość.

Magistrala z inteligencją

Szerokość pasma to oczywiście nie wszystko. W trakcie prac nad następcą PCI rozprawiono się ze znanymi niedociągnięciami poprzednika. Na pierwszy ogień poszła prymitywna obsługa żądań zgłaszanych przez pracujące na szynie urządzenia. W przypadku PCI wszystkie zgłoszenia obsługiwane były w kolejności, w jakiej się pojawiły – niezależnie od ich typu i charakteru. Standard PCI-X przewiduje możliwość uzupełnienia ich swego rodzaju opisem (transaction attribute phase), którego funkcję pełni 36-bitowe pole informacyjne towa-

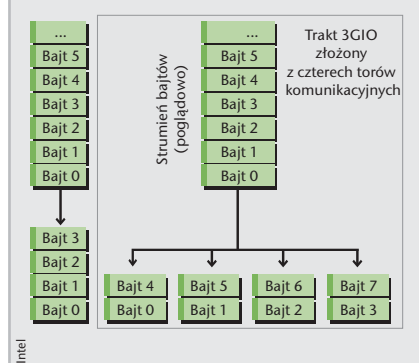
rzyszące każdej realizowanej operacji. Dzięki niemu kontroler magistrali może samodzielnie zdecydować o kolejności wykonania poszczególnych zgłaszanych żądań. Może to mieć duże znaczenie przy realizacji zadań wymagających ciągłego dostępu do zasobów systemowych – na przykład strumieniowego odtwarzania sygnału wideo lub cyfrowego dźwięku.

„Inteligencja” szyny idzie znacznie dalej. Dzięki lepszej obsłudze błędów PCI-X jest bardziej odporna na przekłamania, a uszkodzone urządzenia nie będą już w stanie zawiesić jej działania. Na sprawniejsze funkcjonowanie systemu wpłynie też mechanizm „przezroczystego” dzielenia dłuższych transakcji i lepszego buforowania przesyłanych danych. PCI-X pozwala w końcu na podłączanie urządzeń „na gorąco”. Czy można chcieć czegoś więcej?

Ślepa uliczka

Okazuje się, że tak. Dwukrotnie większa szerokość szyny, choć z założenia dobrodziejstwo, jest zarazem pewnym problemem. PCI i PCI-X są magistralami równoległymi, co oznacza między innymi tyle, że przesyłane różnymi ścieżkami bity narażone są na „rozjechanie się” w trakcie transmisji, a także na przekłamania (spowodowane na przykład przesłuchami) związane z dużym skomplikowaniem struktury połączeń. Nie jest to oczywiście nic nowego, ale wymaga bardzo precyzyjnego projektowania i tak już skomplikowanych płytek drukowanych oraz synchronizowania, a w razie konieczności także korygowanie sygnałów przenoszących dane. Zjawisko przesłuchów

Elastyczność konfiguracji



Podstawowa przepustowość traktów 3GIO (po prawej) z pewnością wystarczy w zdecydowanej większości zastosowań. W przypadku urządzeń obdarzonych większym apetytem skorzystać będzie można z MECHANIZMU ŁĄCZENIA TORÓW (po prawej) w celu stworzenia traktu o większej szerokości i przepustowości.

Magistrale przyszłości

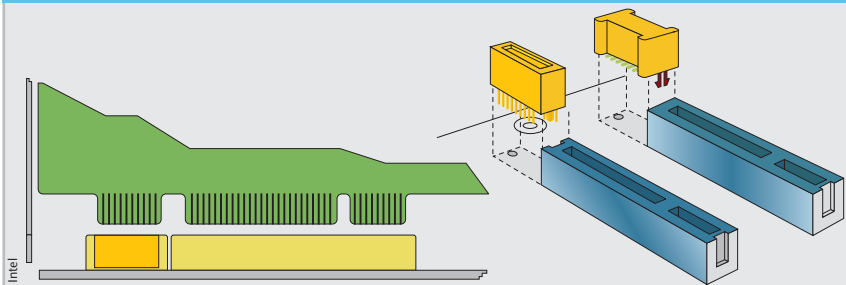
występuje też w przypadku łączy szeregowych, ale na zdecydowanie mniejszą skalę, bo do transmisji danych wykorzystuje się nie parędziesiąt, lecz raptem kilka ścieżek. Najprościej byłoby usunąć nadmiarowe linie i przysyłać dane „gęsiego”, za to szybciej i niezależnie do innych pracujących na szynie urządzeń. Skoro tego typu rozwiązanie sprawdza się na zewnątrz komputera (USB, IEEE-1394), czemu z niego nie skorzystać również wewnątrz metalowej „skrzynki”?

Szeregową „manię” Intel

3GIO, czyli podsystem wejścia/wyjścia trzeciej generacji (3rd Generation I/O), to zaproponowana przez firmę Intel, a rozwijana w ramach grupy Arapahoe technologia, która ma być równie przełomowa dla architektury komputerów jak niegdyś PCI. Przewidziana jako następcza PCI, PCI-X i AGP, a także wewnętrznych połączeń chipsetów płyty głównej (Hub Link, V-link, MultiTIOL), stanowić ma ona szkielet, do którego „przypięte” będą wszelkie zewnętrzne magistrale komunikacyjne.

3GIO to szyna szeregową, w której komunikacja odbywa się na zasadzie każdy-z-każdym (point-to-point). Do podłączonych do niej urządzeń prowadzone są dwie pary ścieżek, za pomocą których przesyła się informacje do i od adresata jednocześnie. Tego typu torów transmisyjnych docelowo mają pracować z prędkością 10 gigabitów na sekundę, ale w początkowym okresie maksymalny transfer dla każdego(!) korzystającego z szyny urządzenia wynosić będzie 2,5 Gbit/s. W rzeczywistości, po uwzględnieniu narzutów związanych z obsługą protokołów komunikacyjnych, oznacza to przepustowość około 200 MB/s. Może się ona wydawać mało imponująca, na przykład w po-

Koegzystencja złączy PCI i 3GIO



W początkowym okresie jedno- i dwutorowe gniazda 3GIO towarzyszyć będą standardowym złączom PCI. W celu obsłużenia urządzeń o większych wymaganiach (np. kart graficznych 3GIO) **KONIECZNIE BĘDZIE OPRACOWANIE NOWEGO TYPU PORTU**, który zastąpi wykorzystywany obecnie AGP.

równaniu z możliwościami PCI-X, ale należy pamiętać, że udostępniane przez tę ostatnią szynę pasmo dzielone jest pomiędzy wszystkie korzystające z niego urządzenia.

Ze względu na szeregowy sposób transmisji płyty główne z magistralą 3GIO charakteryzować się będą mniejszym o około 80% skomplikowaniem struktury połączeń niż modele z PCI. Biorąc pod uwagę fakt, że 3GIO umożliwi łączenie torów w trakty transmisyjne (maks. 32 tory w każdym), udostępnienie szybszych połączeń bardziej wymagającym komponentom systemu (karty graficzne, kontrolery Ultra320 SCSI) nie będzie stanowiło najmniejszego problemu. Oprócz dokładania ścieżek możliwe będzie najprawdopodobniej również korzystanie z technik DDR i QDR, nie należy się zatem obawiać, że magistrala dostanie „zadyszki”.

W 3GIO komunikacja nie odbywa się bynajmniej na „złamanie karku”. W połączeniu między korzystającym z szyny urządzeniem a sterującym nią kontrolerem (mostkiem) nie uczestniczą żadne inne komponenty, dlatego prędkość transmisji dobierana jest oddzielnie i zależnie od potrzeb i specyfiki pracy każdego z nich. Co ciekawe, po nawiązaniu połączenia i ustaleniu jego warunków dane mogą być przesyłane bezpośrednio pomiędzy współpracującymi ze sobą urządzeniami (np. dwoma kartami sieciowymi). Tego typu niezależne od procesora i mostka połączenie możliwe będzie dzięki przełącznikowi (switch), który odciąży system z „przepychania” przezeń zupełnie zbędnych mu przecież informacji. Nie są

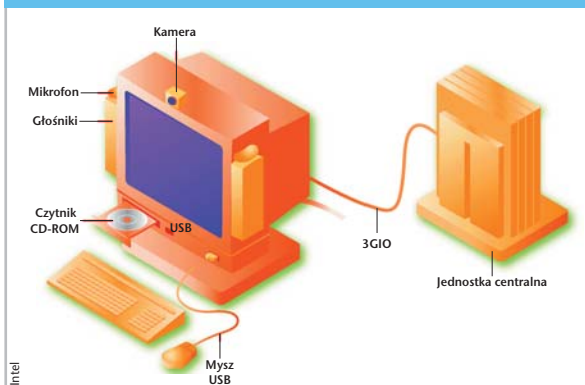
jeszcze znane szczegóły implementacji, ale można założyć, że nadzoru kontrolera i CPU będą potrzebowały wyłącznie operacje wymagające dostępu do pamięci systemowej i innych, niekorzystających z 3GIO elementów systemu.

Wprowadzenie 3GIO powinno także raz na zawsze usunąć problem dzielenia zasobów komputera. Ponieważ każde z obsługiwanych urządzeń funkcjonuje niezależnie, nie musi czekać, aż inny komponent zwolni szynę. W związku z innym typem komunikacji do lamusa odejdzie także kwestia braku wolnych linii IRQ – dla poprawnego funkcjonowania szyny powinno wystarczyć jedno wolne przerwanie.

W pudełku i na zewnątrz niego

Magistralę 3GIO od konkurencyjnej technologii HyperTransport (patrz: CHIP 9/2001, 82) odróżnia między innymi to, że ta pierwsza może obsługiwać urządzenia, które znajdują się poza płytą główną. Oznacza to, że korzystanie z zewnętrznych pamięci masowych nie będzie odtąd obciążone narzutem związanym z konwersją sygnałów do postaci wykorzystywanej przez dodatkowe interfejsy (np. USB lub IEEE-1394). Możliwość wyprowadzenia „kabla” 3GIO na zewnątrz może się wprowadzić wydawać niepotrzebnym dublowaniem już istniejących i sprawdzonych rozwiązań, ale trudno nie docenić zalet takiego pomysłu. Zewnętrzne porty rozszerzeń funkcjonalnością mają przypominać dotychczasowe gniazda PCMCIA (które są de facto tylko zmodyfikowaną wersją PCI) i umożliwiać będą zmianę konfiguracji systemu „w locie”, niezależnie od typu podłączanego komponentu. O ile nie przewiduje się na razie istnienia dysków twardych 3GIO, o tyle nic nie stoi na przeszkodzie, by w zewnętrznej

Nowa koncepcja komputera



Pecet wyposażony w magistralę 3GIO będzie mógł obsługiwać urządzenia, które znajdują się **POZA PŁYTĄ GŁÓWNA**.

obudowie umieszczać napędy Serial ATA lub SCSI wraz z przeznaczonym dla nich, obsługującym konkretny interfejs mikrokontrolerem. Podobnie działają różne współczesne zewnętrzne pamięci masowe, tyle że po drodze przesyłane dane trafiają do konwertera USB/IDE lub FireWire/IDE.

3GIO znajdzie swoje miejsce również w komputerach przenośnych. Pod kątem zastosowań w tego typu maszynach opracowano format kart rozszerzeń przypominający budowę i wielkością współczesne moduły SO-DIMM. Nowa magistrala może znaleźć zastosowanie także i w konsolach, szczególnie jeśli się weźmie pod uwagę, że niektóre z nich (Xbox) pod względem architektury są bardzo zbliżone do współczesnych pecetów. Xbox korzysta wprawdzie z technologii HyperTransport i USB, ale plotki na temat jego następcy wskazują na to, że Microsoft szuka innych rozwiązań.

Miejsce w szeregu

Ze zrozumieliśmy względów przejście z architektury PCI/PCI-X na 3GIO odbywać się ma stopniowo. Konieczność zapewnienia kompatybilności z wolniejszymi magistralami wymusiła podział urządzeń na wąskie (PCI/PCI-X) i szerokopasmowe. Będą one umieszczane w tym samym miejscu na płycie głównej, aczkolwiek używać będą różnych gniazd. Złącza PCI zostaną w tym celu uzupełnione

dodatkowym modułem, a karty rozszerzeń – zależnie od swoich potrzeb – korzystać będą z jednego z nich. Pamiętacie karty VESA LocalBus? Tutaj będzie to wyglądało podobnie, aczkolwiek rozszerzenie 3GIO ze względu na swój szeregowy charakter będzie miało oczywiście znacznie mniejsze rozmiary i znajdzie się z drugiej (lewej) strony uzupełnianego gniazda. Dla wypieranego podsystemu PCI przeznaczony będzie oddzielny trakt transmisyjny. Dzięki takiemu podejściu starsze urządzenia nie będą obciążały reszty systemu.

Ogrom zalet 3GIO każe się zastanowić nad sensem wprowadzania rozwiązania przejściowego, jakim niewątpliwie jest magistrala PCI-X. Niestety, krok ten jest nieunikniony, gdyż w poważniejszych zastosowaniach PCI nie wystarcza już teraz, a 3GIO pojawi się najwcześniej za rok, dwa lata albo też jeszcze później. Należy mieć tylko nadzieję, że jego upowszechnienie nie napotka poważniejszych problemów, bo technologia ta, oprócz tego, że jest szybsza i bardziej elastyczna, ma być przy okazji tańsza i łatwiejsza w implementacji. „Szeregowie” pomysły Intelu sprawdziły się dotąd w różnym stopniu, można mieć tylko liczyć na to, że 3GIO nie podzieli losów mało popularnych pamięci RAMBUS.

Z ostatniej chwili: 3GIO otrzymała nową nazwę: PCI-Express. ■

INFO

PCI A PCI-X

http://www.pcisig.com/news_room/overview/pci_pci_x/

MAGISTRALA 3GIO

<http://developer.intel.com/technology/3gio/>

http://www.pcisig.com/news_room/overview/3gio/

HYPERTRANSPORT

<http://www.hypertransport.org/>



Na dołączonym do bieżącego numeru CD-ROM-ie w dziale **Hardware | Magistrale danych** znajduje się dokumentacja 3GIO oraz artykuł opisujący szybę HyperTransport z CHIP-a 9/2001.